

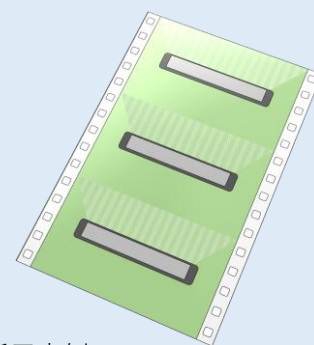
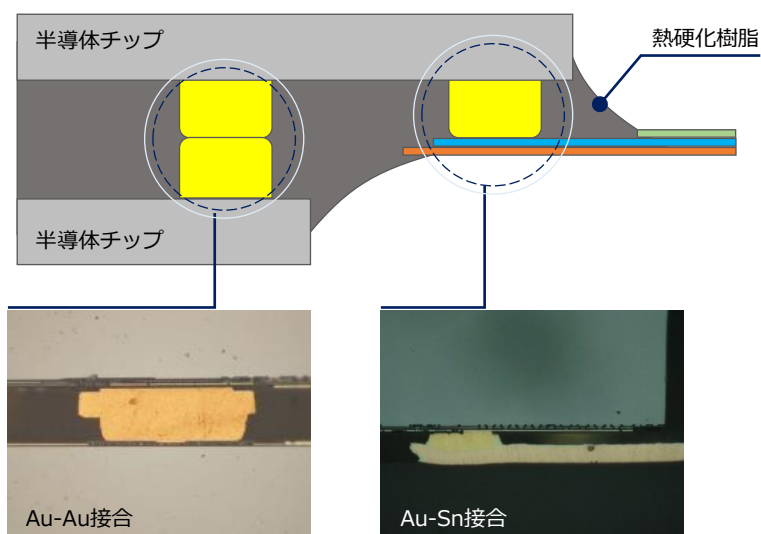
「COF」とは、「Chip On Film」の頭文字で、ドライバICをフィルム状基板に電氣的導通を取りながら機械的な固定も行う実装です。

多くはディスプレイのドライバIC実装に使用され、微細配線ピッチ基板に高精度でICを実装します。

Au-Au/Au-Sn共晶接合方式

半導体チップ上にめっきバンプを形成し熱 + 圧力でAu-Au / Au-Sn共晶を形成して接合します。

スタッドバンプと比較して多ピン・ファインピッチでの実装が可能です。



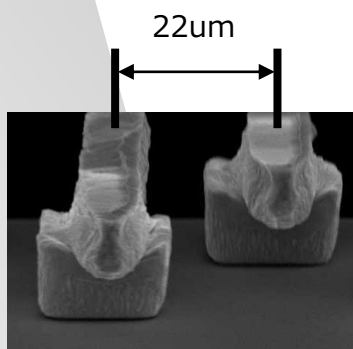
採用事例：DDIC
(ディスプレイドライバーIC)
基板：リール

エスタカヤの特徴

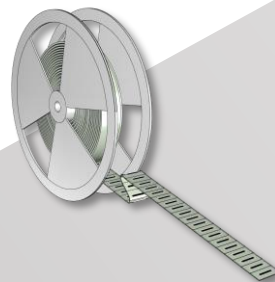
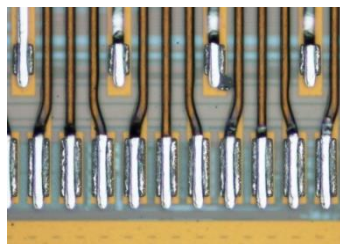
微細配線ピッチ製品の量産化に向けた技術開発

リール to リール流動方式で低コスト化

生産性に優れたリール to リール工法による
自社開発設備を含む一貫設備を多数保有



量産実績：22umピッチ
試作実績：18umピッチ

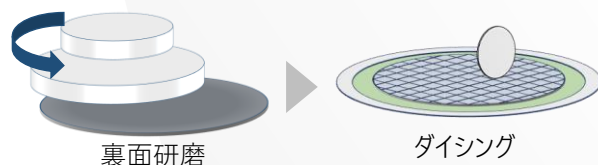


- ▶ドライバICの実装だけでなく、お客様の幅広いご要求に対応
- ▶複数ICの実装、補強板貼付け、部品実装、穴あけ対応、個片化対応、各種信頼性試験の実施

01

WT・裏面研磨・ダイシング

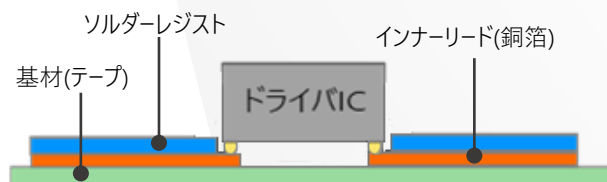
用途に合わせた厚みまでウェハの裏面を研磨しダイシングします



02

ILB（インナーリードボンディング）

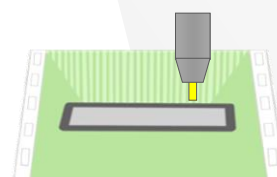
ダイシング完ウェハから良品チップのみピックアップして、テープにボンディングします



03

アンダーフィル塗布

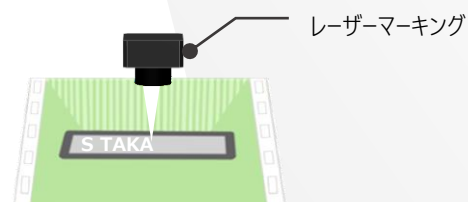
液状樹脂によって、デバイスを封止します



04

レーザーマーキング

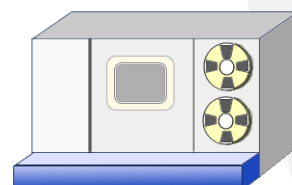
レーザー光によってチップ裏面やレジスト上にマーキングをします



05

電気テスト

テープ上のデバイスに対し、良品・不良品の判定を行います



06

外観検査

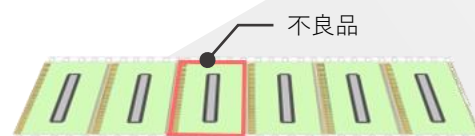
製品のパターン側・基材側両面について表面状態を検査します



07

不良打抜き・カウント

テストで不良判定されたデバイスとテープメーカー不良を打抜きます
外形抜き・トレイ出荷も可能（※要相談）



08

包装

出荷仕様に合わせて、封止・箱入れ作業を行います

